

多結晶シリコン薄膜トランジスタの 新規作製技術ならびに解析技術

浦 岡 行 治

低温多結晶シリコン薄膜トランジスタは、次世代の情報端末システムオンパネルを実現するための有望な技術である。高性能化を目指して、さまざまな低温結晶化技術が検討されてきた。本稿では、われわれが開発したグリーンレーザーによる結晶化や金属ナノドットを用いた金属誘起横方向結晶成長法について解説した。また、電気的ストレスに対する信頼性評価技術として、動作中の微弱な発光を活用したホットキャリア解析法やジュール熱劣化を分析する赤外線発熱解析法などの解析技術についても紹介した。

Keywords : low temperature polycrystalline silicon thin-film transistor, system on panel, laser crystallization, metal induced lateral crystallization, protein, reliability, hot carrier, Joule heating

1. ま え が き

「産業の顔」とまで呼ばれるディスプレイは、マンマシンインターフェースの最も重要な情報端末として、携帯電話やパソコンなどの家電から医療分野、産業分野まで、幅広く情報化社会を支えてきた。その発展を支えてきたのはシリコン薄膜を用いた薄膜トランジスタである。中でもプロセス温度が500°C以下の低温であること、量産性に優れていることから、特に非晶質シリコン(a-Si)薄膜がその中心であった。しかし、共有結合性材料のもつ弱点から、非晶質では電子移動度が $1.0 \text{ cm}^2/\text{V}\cdot\text{s}$ と低く、今後のさらなる大画面化には大きな障害となっている。そこで、従来のシリコンプロセスとの整合性を保ちつつ、結晶性シリコンの高い移動度を実現するために、シリコン薄膜の低温結晶化が古くから研究されてきた¹⁾。

結晶化することによって、移動度など性能が上がるばかりでなく、n型、p型を作り分けることが容易となり、CMOS (Complementary Metal Oxide Semiconductor) 回路が実現できることになる。さらに、電気的なストレスや光劣化などの信頼性に対しても圧倒的な強さをもつことになる。つまり、ガラスなどの低温基板の上に、単結晶並みのシリコン薄膜を形成し、高性能な回路を実現することによって、画素だけでなく、CPU (Central Processing Unit) やメモリーといった集積回路を搭載した、システムオンパネルを実現することが可能であり、それを目的とした研究が展開されてきた。現在、酸化物半導体や有機半導体など新しい材料の研究も盛んに行われているが、CMOS回路の実現容易性、高移動度、高信頼性という観点では、

多結晶Siは、まだまだ圧倒的な優位性を保っている。

本稿では、そうした多結晶シリコン (Poly-Si) 薄膜トランジスタ (Thin Film Transistor: TFT) の作製技術と性能、信頼性の評価技術について、われわれの研究グループの最近の成果を中心に解説しながら、シリコン薄膜トランジスタの将来を展望したい。

a-Siを結晶化する技術は、1980年代から実に多くの手法が提案されている。現在、量産化されている方法はエキシマレーザーを照射して、シリコンを瞬間的に熔融、固化する方法であるが、これまで試みられてきた方法は、大別すると以下ようになる。①レーザー照射法¹⁾、②熱による固相成長法²⁾、③CVDによる直接堆積法³⁾などがある。重要なポイントは、粒径の制御(大きさ、均一性、方位、位置)、粒界の不活性化である。①の方法は、レーザー照射により、シリコン薄膜を短時間加熱し、温度勾配を利用して、結晶の成長を制御する方法で、単結晶並みの高移動度を実証している。②の固相成長法は、ヒーターやハロゲンランプによる加熱の効果を利用する方法であり、粒径の巨大化はあまり期待できないが、Niなどの触媒金属の作用によって低温化が可能であると同時にレーザーを使用しないため、低コスト化、大面積化が期待できる。③の方法は、シンプルで最も経済的な方法として注目される技術となっているが高い移動度は望めない。したがって、それぞれの特長を生かしながら、用途(性能、コスト)によって使い分ける必要がある。

2. グリーンレーザーを用いた積層Si結晶化技術

これまで、レーザーを用いた結晶化方法として、多くの

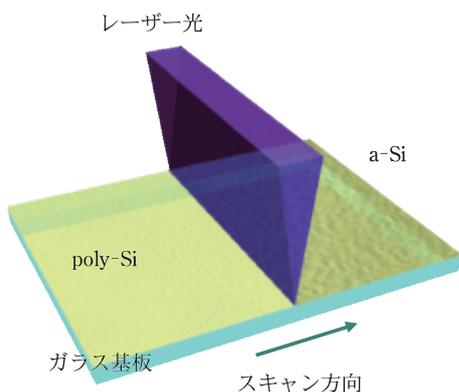


図1 レーザーを用いた結晶化法.

研究が行われてきた。固液界面の横方向移動に基づく横方向結晶成長機構で、ガラス基板面内方向に結晶を成長させ粒径を大きくするPMELA (Phase-Modulated Excimer Laser Annealing) 技術⁴⁾や、SLS (Sequential Lateral Solidification) 法⁵⁾と呼ばれる試料移動距離を結晶成長距離より短く選んで、すでに結晶化した領域から次の結晶成長が始まるようにレーザー照射する方法など画期的な提案がされてきた。さらに、近年エキシマレーザーのようなガスを用いない連続発振の固体レーザーを用いたCLC (CW Laser Lateral Crystallization) 技術⁶⁾も注目が集まっている。

われわれは、図1に示すようなグリーンレーザー (波長532 nm) を用いたアニール技術の研究を行ってきた。エキシマレーザーに比べて取り扱いが容易であり、操作性および保守性において非常に優れており、エキシマレーザーアニール装置に替わるフラットパネルディスプレイ用 poly-Si 基板製造装置として注目されている。しかしながら、グリーンレーザーはエキシマレーザーに比べてシリコン薄膜に対する光吸収係数が小さい。よって、レーザーエネルギーの一部が透過するという欠点があり、これはエネルギーの効率的利用の観点からは望ましいことではない。そこでわれわれは、この欠点に着目し、基板表面の非晶質シリコン膜とガラス基板の間にもう一層 a-Si 膜を堆積した積層薄膜基板を用いた結晶化を提案している⁷⁾。この狙いは、下層 a-Si 膜と上層 a-Si 膜の同時結晶化であり、結晶化した下層と上層の Si 膜を利用することにより三次元素子へのデバイス開発への発展が期待される。

膜厚がそれぞれ 50 nm である二層構造の poly-Si の断面 TEM (Transmission Electron Microscope) 像を図2に示す。この図から二層構造のシリコン薄膜において、上層と下層ともに結晶化されていることが確認できる。図3に単層構造 (膜厚 50 nm) と積層構造シリコン膜の表面 SEM (Scanning Electron Microscope) 像を示す。(a)の単層膜では結晶粒はスキャン方向に伸びており、2 μm 間隔で Si の隆起が観測されている。一方、(b)の積層構造膜では、Si の隆起は消滅し、同時にスキャン方向に対する異方

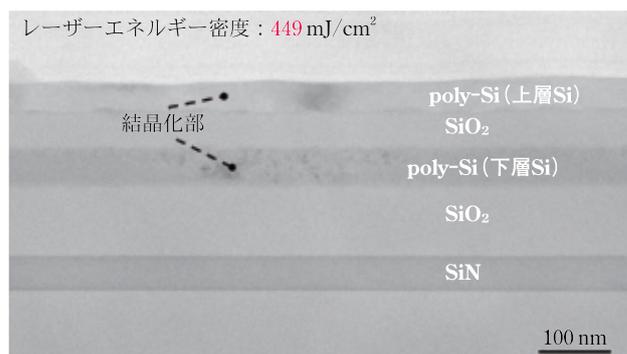


図2 グリーンレーザーによる二層 Si 薄膜の結晶化の TEM 観測写真.

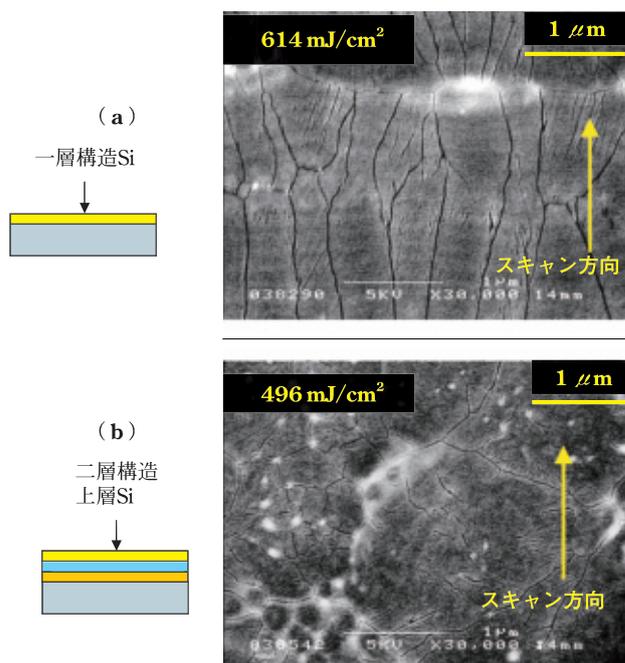


図3 グリーンレーザーによる結晶化シリコン薄膜の表面 SEM 写真 (a)単層膜, (b)積層膜.

性も消滅している。図4に積層構造シリコン膜における上層膜の粒径増加を説明するモデルを示す。上層シリコン膜を透過したレーザー光が、下層膜を結晶化するとき、発熱現象が起こり、上層シリコン膜の熱勾配を緩和し、その結果として、上層シリコン膜の熔融時間が延長される。つまり、下層シリコン膜が、上層シリコン膜の熱浴として働いている。この効果は結晶成長の異方性の抑制にもつながっていると思われる。また同時に、透過レーザー光の反射板としても働き、すなわち、反射率低減効果も後押ししていると考えられる。

図5にそれぞれの膜を用いて形成した TFT の伝達特性を示す。(a)の単層膜の TFT では、スキャン方向に平行なチャンネルの移動度は $160 \text{ cm}^2/\text{V}\cdot\text{s}$ が得られたが、垂直方向では、かなり低下した。一方、(b)の積層膜では、スキャン方向に依存せず、水平、垂直ともに単結晶に近い 600

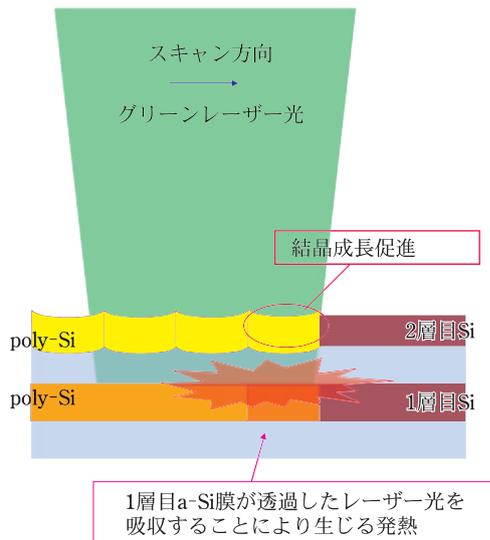


図4 積層構造シリコン膜における上層膜の粒径増加を説明するモデル。

cm²/V・s 近い移動度を得ることができた。それぞれの TFT の性能や異方性の有無は、シリコン膜の結晶性に起因しているものと考えられる。

この構造を利用して、下層のシリコン薄膜を用いてフォトダイオード、上層膜を用いて薄膜トランジスタを作製した三次元デバイスの実証にも成功している⁸⁾。積層構造を有する三次元構造デバイスは、高機能化、高集積化に向けた次世代情報端末の開発に向けた取り組みとして、ますます重要になってくるであろう。

3. 石英ファイバー上の薄膜トランジスタ

多結晶シリコン薄膜トランジスタの最も大きな魅力は、基板を選ばないことであり、したがって、その製造工程そのもののコンセプトを変えることができる。われわれは、細い石英ファイバーの上に薄膜トランジスタを試作している⁹⁾。この試みは、単に基板の形状を変えるだけではなく、現行のバッチプロセスとは根本的に異なる発想から生まれ

ている。すなわち、ファイバーは一次元方向には実質無限の長さを実現できるため、アセンブリ工程さえ確立すれば、原理的にいかなる大面積のディスプレイも製造可能である。このようなファイバー状のデバイス、モジュールはその形状からリール・ツー・リール方式の製造に適しており、それは小規模な生産設備で実現可能であると同時に低コスト、低環境負荷のデバイス製造が期待される。

ファイバー上のシリコン膜にエキシマレーザーを照射し、その結晶性を、従来の二次元基板上のシリコンと比較した。ファイバー上のシリコンは、照射エネルギーの増加に従い、その平均粒径が増大した。また、レーザーの走査方向に対する異方性も観測されなかった。また、二次元基板（平板）上のシリコンに比べ、大幅な結晶性の向上を確認した。

ファイバー上に得られたシリコン多結晶薄膜を用いて、通常のトップゲート型のプロセスによる n 型、p 型のトランジスタを作製した。その結果、図 6 に示すようにファイバー上に CMOS 特性の優れた伝達特性を確認した。三村、鈴木らは、その素子を駆動回路としてファイバー有機ディスプレイの動作実証に成功している¹⁰⁾。

このようなフレキシブル基板を用いた薄膜素子の形成は、薄膜デバイスの新しい製造技術の提案として、ますます注目される技術である。

4. たんぱく質を用いた薄膜シリコンの低温結晶化

非晶質のシリコン薄膜を低温で形成する方法に、金属触媒を使う金属誘起横方向結晶成長法 (Metal Induced Lateral Crystallization: MILC) が古くから提案され¹¹⁾、一部で実用化されている。Ni などの遷移金属は、シリコンとの反応性が高く、低温でシリサイド (NiSi₂) 化し、横方向に結晶成長し、数 μm 程度の結晶粒が得られることが知られている。温度だけを加えた場合と違って、より低い温度で結晶化が可能となる。しかし、結晶化後は不純物となる金属は除去する必要がある、また、結晶粒の大きさが小さく、品質に課題があった。そこで、この金属として、Ni を内包

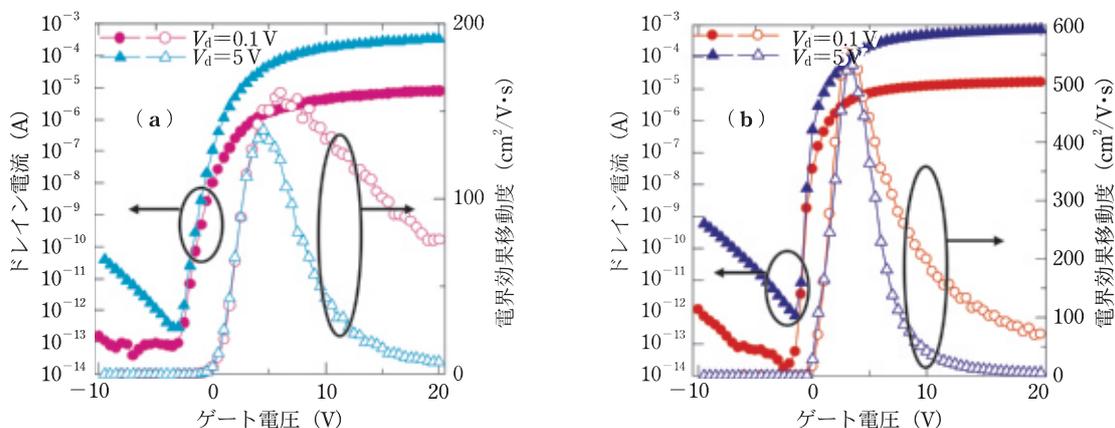


図5 グリーンレーザーにより結晶化された薄膜トランジスタの電気特性 (a) 単層膜, (b) 積層膜。

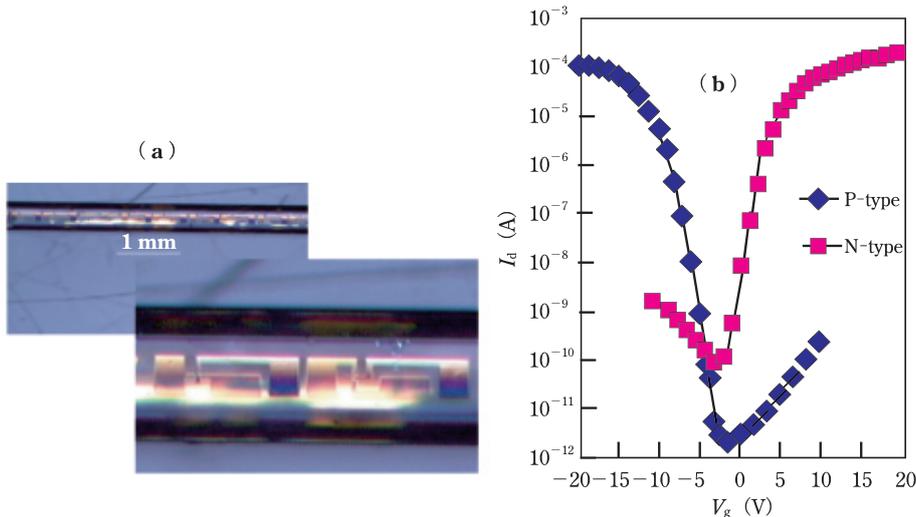


図6 ファイバー上の薄膜トランジスタ。(a)光学顕微鏡写真、(b)電気特性。

したたんぱくを利用した結晶化法を提案している¹²⁾。

われわれは、以前より微細化に向けた半導体プロセス加工やデバイスの開発に自己組織化機能をもつ生体超分子に注目している。すでに、たんぱくのコアを埋め込んだフロー

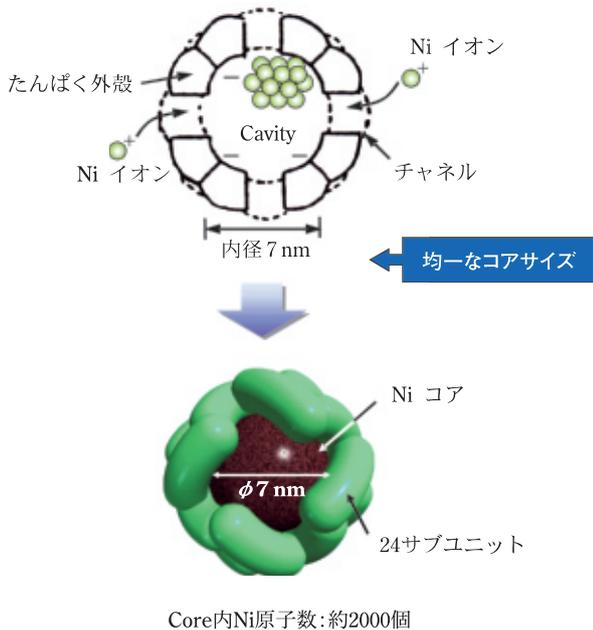


図7 Niを内包したフェリチンたんぱく。

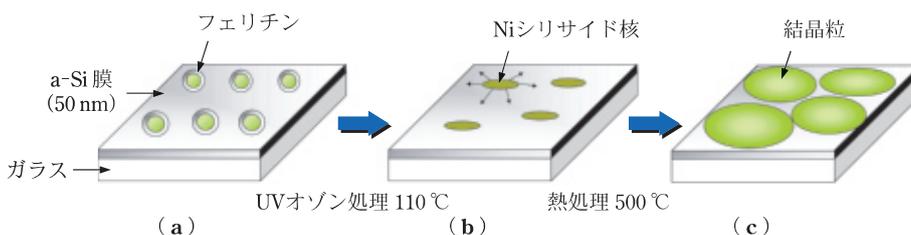


図8 たんぱくのコアを用いた Si 薄膜の結晶化。

ティングゲートトランジスタや単電子トランジスタの実証に成功している。生体超分子はナノスケールの均一な材料であり、自己組織化機能や無機材料認識機能など魅力的な性質を有している。われわれは図7に示すフェリチンと呼ばれるケージ状球殻たんぱくを用いて研究を行っている¹²⁾。フェリチンは、自然界では、動・植物などの生体内に存在し、鉄分を調整するかご状の鉄保存たんぱく質の一種である。1本のポリペプチド鎖からなるサブユニット24個で構成され、分子量が約460,000のたんぱくである。外径12 nmで内径7 nmの鉄酸化物のコアを内包す

る。このたんぱくは、バイオミネラリゼーションと呼ばれる手法によって、内部の空洞に無機材料を結晶化する性質を有しており、直径7 nmのNiのナノドットを形成できる。

図8に示すように非晶質のシリコンの上に、このフェリチンたんぱくを吸着させ、UVオゾン処理によって外側のたんぱくを除去する。ここで、結晶化の核を作り、この後500°C程度の低温熱処理を施した。この実験によって、図9に示すように、たんぱくの吸着位置をリソグラフィによって制御することにより、大きさや配置の揃った10 μmを超える大きな結晶粒を得ている。また、微量のNiを用いるため、従来の方法より1けた低い不純物濃度を確認している¹³⁾。このようなユニークな特徴をもつ生体超分子を活用したバイオナノプロセスは、情報端末だけでなく、バイオセンサーやMEMS (Micro Electro Mechanical Systems)、太陽電池などの新たな応用に向けて研究がますます広がりつつある。

5. 多結晶シリコン薄膜トランジスタにおける信頼性評価技術

単結晶LSI (Large Scale Integration) と比較して、駆動電圧の高い poly-Si TFT では電気的ストレスに対する信頼性確保は特に重要な課題である。代表的な劣化モードとして、ホットキャリアによるものと、自己発熱による劣化現象が報告されている。ホットキャリアの劣化には、エミッション顕微鏡を用いた発光解析法が有効である¹⁴⁾。図10に電気的ストレスの印加時の発光像を示す。エミッション顕微鏡は、波長400~1000 nmの範囲の可視光を光電子増倍管やCCDを用いて計測するものである。この装置によって駆動中のTFTのホット

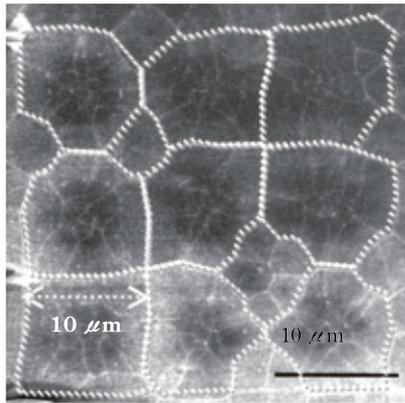


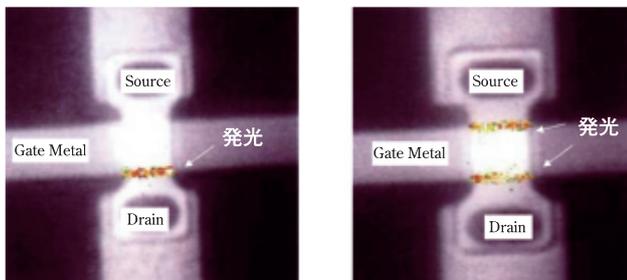
図9 配置制御された結晶化シリコン薄膜。

キャリアの位置や量を正確に観測することが可能になる。

LSIにおいては、ホットキャリア劣化は、シリコンと熱酸化膜の界面で、界面準位や固定電荷の生成で説明できるとされている。しかし、低温多結晶シリコン TFT は、粒界を有し、その大きさや結晶性は、結晶化の方法にも大きく依存する。特に、ダイナミック（パルス）ストレスでは、粒界の影響が大きい。この粒界によって、電界の変化に追従できず、時間的に遅れたキャリアは高電界にさらされ、ホットキャリアが発生し、特性の劣化が起こる。

また、信頼性低下の一因として、ジュール熱による劣化現象が挙げられる¹⁵⁾。TFT は熱伝導性の乏しいガラスやプラスチック基板上に作製されるため、動作時における発熱によりしきい値シフトが発生することが知られている。したがって、実動作下でのデバイスの熱の分布や最大発熱温度を評価することは非常に重要である。そこで、実動作時の発熱の様子を赤外線顕微鏡を用いて温度や位置を正確に解析する手法が提案されている。

n型素子のゲート長を6 μmに固定し、ゲート幅を変化させたときの発熱温度のゲート幅依存性を図11に示す。ゲート幅が大きくなるに従い発熱温度は増大し、ゲート幅が50 μmを超えると200°Cを超える発熱があることがわかる。この傾向はp型素子においても同様である。ゲート



(a) DC ストレス $V_g=5\text{ V}, V_d=15\text{ V}$
 (b) ダイナミック (AC) ストレス $V_g=\pm 15\text{ V}, f=500\text{ kHz}$

図10 薄膜トランジスタ ($W/L=10/10\text{ }\mu\text{m}$) の発光解析 (浜松ホトニクスのご協力による)。

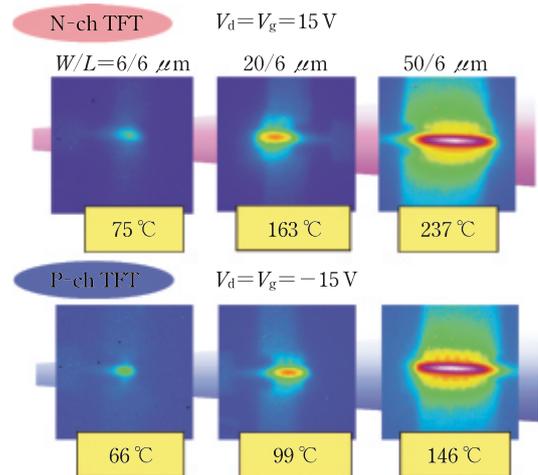


図11 薄膜トランジスタの発熱解析写真 (日本パナソニックのご協力による)。

幅を大きくすることにより、全体の電流量は増大するが、放熱面積が比例して大きくならないために、結果的に熱がこもる。このことによって素子の温度が上昇するものと考えられる。この発熱によって顕著なしきい値シフトが確認され、この原因は水素の脱離によるものとされている¹⁶⁾。

ここで紹介した信頼性評価技術は、低温 poly-Si だけでなく、酸化半導体や有機半導体など広く薄膜トランジスタの解析方法としても有用である。

6. 走査型プローブ顕微鏡を用いた高品質多結晶シリコン薄膜の局所電気伝導特性解析

低温多結晶シリコンの局所的な電気特性を評価する方法として、池上ら¹⁷⁾によって有益な方法が提案されている。走査型プローブ顕微鏡の一種である電流検出型原子間力顕微鏡 (Conductive Atomic Force Microscopy: C-AFM) および表面電位顕微鏡 (Kelvin Probe Force Microscopy: KFM) に着目した手法である。本手法は、試料のナノメートルスケールでの凹凸変化や電気特性変化を同時に測定できる非常に有効な測定手法である。

図12にC-AFMの繰り返し測定により取得した、poly-Si膜表面の同一領域での表面凹凸像および電流像を示す。図中の白点線は粒界を示す。粒内ではスキャン回数増加とともにプローブ電流が著しく減少し、粒界ではほぼ同等の電流が流れ続けている。KFM測定により、C-AFMの繰り返し測定前後で、粒内で45 mV、粒界で17 mVの電位上昇を確認している。以上より、粒内には孤立欠陥準位が多数存在しており、これらの欠陥準位からカンチレバー側へ電子放出が生じていると考えられる。その結果、欠陥準位が正に帯電し、フェルミエネルギー低下に伴うキャリア濃度低下が生じている。一方、粒界には高密度欠陥準位があり、この高密度欠陥準位を介して電子が移動するために欠陥準位の帯電は生じにくく、導電率の減少が生じなかったと考えられる。

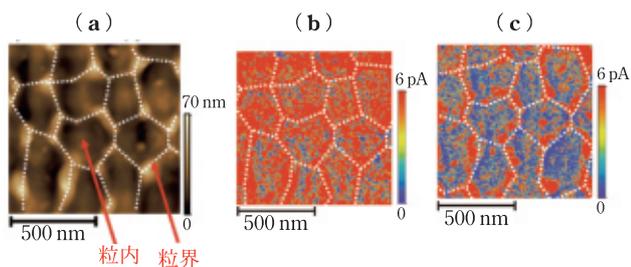


図 12 poly-Si 薄膜における (a) 表面凹凸像および (b) 電流像のスキアン 1 回目, (c) 電流像のスキアン 4 回目 (島津製作所のご協力による)。

このように、チャンネル領域の局所的な電子物性の変化を視覚的、定量的にとらえることの可能な本技術は、その有用性がますます期待できる。

7. お す び

次世代の情報端末の実現を可能にする低温多結晶シリコン薄膜トランジスタの新規作製方法と新規評価方法について解説した。低温形成可能で、卓越した電気特性をもつシリコン薄膜トランジスタは、コンピューターとディスプレイの垣根を越えた新たなマンマシンインターフェースとしてますます重要となってくる。また、その開発を支えるさまざまな評価技術は、信頼性や性能向上のメカニズムを示唆する重要な方法として、今後、さらなる展開が期待される。

謝 辞

本研究を遂行するにあたり、奈良先端科学技術大学院大学、冬木隆教授、山下一郎教授、桐村浩哉博士、菅原祐太君、東條陽介君、町田絵美さん、高知高専、池上浩准教授、産総研、鈴木堅吉博士、三村秋男博士にご支援をいただきました。ここに感謝します。

文 献

- 1) T. Sameshima, S. Usui, and M. Sekiya : IEEE Electron Device Lett. **7**, 276 (1986).
- 2) J. Jang, J. Y. Oh, S. K. Kim, Y. J. Choi, S. Y. Yoon and C. O.

Kim : Nature **395**, 481 (1998).

- 3) E. Takahashi, Y. Nishigami, A. Tomyo, M. Fujiwara, H. Kaki, K. Kubota, T. Hayashi, K. Ogata, A. Ebe, and Y. Setsuhara : Jpn. J. Appl. Phys. **46**, 1280 (2007).
- 4) H. Choi, K. Shimizu, O. Sugiura and M. Matsumura : Jpn. J. Appl. Phys. **31**, 4545 (1992).
- 5) M. A. Crowder, A. T. Voutsas, S. R. Drees, M. Moriguchi, and Y. Mitani : IEEE Trans Electron Devices **51**, 560 (2004).
- 6) A. Hara, M. Takei, K. Yoshino, F. Takeuchi, M. Chida, and N. Sasaki : Proc. IEEE IEDM, Washington, D.C., 2003, p. 86.
- 7) Y. Sugawara, Y. Uraoka, H. Yano, T. Hatayama, T. Fuyuki and A. Mimura : IEEE Electron Device Lett. **28**, 395 (2007).
- 8) T. Yamashita, Y. Sugawara, and Y. Uraoka : Proc. AM-FPD '09, Nara, 2009, p. 247.
- 9) Y. Sugawara, Y. Uraoka, H. Yano, T. Hatayama, T. Fuyuki, T. Nakamura, S. Toda, H. Koaizawa, A. Mimura, and K. Suzuki : Appl. Phys. Lett. **91**, 203518 (2007).
- 10) A. Mimura, Y. Sugawara, Y. Uraoka, T. Nakamura, I. Shuu, T. Ikehara, T. Itoh, R. Maeda, K. Suzuki, A. Nakajima and H. Koaizawa : Tech. Dig. AMFPD '08, Tokyo, 2008, p. 41.
- 11) J. Jang, J. Y. Oh, S. K. Kim, Y. J. Choi, S. Y. Yoon and C. O. Kim : Nature **395**, 481 (1998).
- 12) H. Kirimura, Y. Uraoka, T. Fuyuki, M. Okuda, and I. Yamashita : Appl. Phys. Lett. **86**, 262106 (2005).
- 13) Y. Tojo, A. Miura, I. Yamashita, and Y. Uraoka : SSDM 2010 (to be published).
- 14) Y. Uraoka, N. Hirai, H. Yano, T. Hatayama, and T. Fuyuki : IEEE Electron Device Lett. **24**, 236 (2003).
- 15) S. Hashimoto, Y. Uraoka, T. Fuyuki and Y. Morita : IEEE Trans Electron Device **54**, 297 (2007).
- 16) S. Inoue, H. Ohshima and T. Shimoda : Proc. IEEE IEDM, Washington, D.C., 1997, p. 527.
- 17) E. Machida, Y. Uraoka, T. Fuyuki, R. Kokawa, T. Ito, and H. Ikenoue : Appl. Phys. Lett. **94**, 182104 (2009).

(2010年6月28日 受理)



うらおか ゆきはる
浦岡 行治

1985年豊橋技術科学大学電気電子工学専攻修了, 工学博士, 85年松下電器産業株式会社半導体研究センター, 94年同社液晶開発センター, 99年奈良先端科学技術大学院大学物質創成科学研究科助教授. 09年同大学教授. シリコン薄膜トランジスタ, フレキシブルディスプレイ, バイオナノプロセスの研究に従事.